



(19)

(11) Publication number: 11238722 A

Generated Document

## PATENT ABSTRACTS OF JAPAN

(21) Application number: 10355743

(51) Intl. Cl.: H01L 21/3065

(22) Application date: 15.12.98

(30) Priority: 17.12.97 JP 09348120

(43) Date of application publication: 31.08.99

(84) Designated contracting states:

(71) Applicant: MATSUSHITA ELECTRON CORP

(72) Inventor: OKAMURA HIDEAKI  
IMAI SHINICHI  
JIWARI NOBUHIRO  
HIGASHIMORI YOKO

(74) Representative:

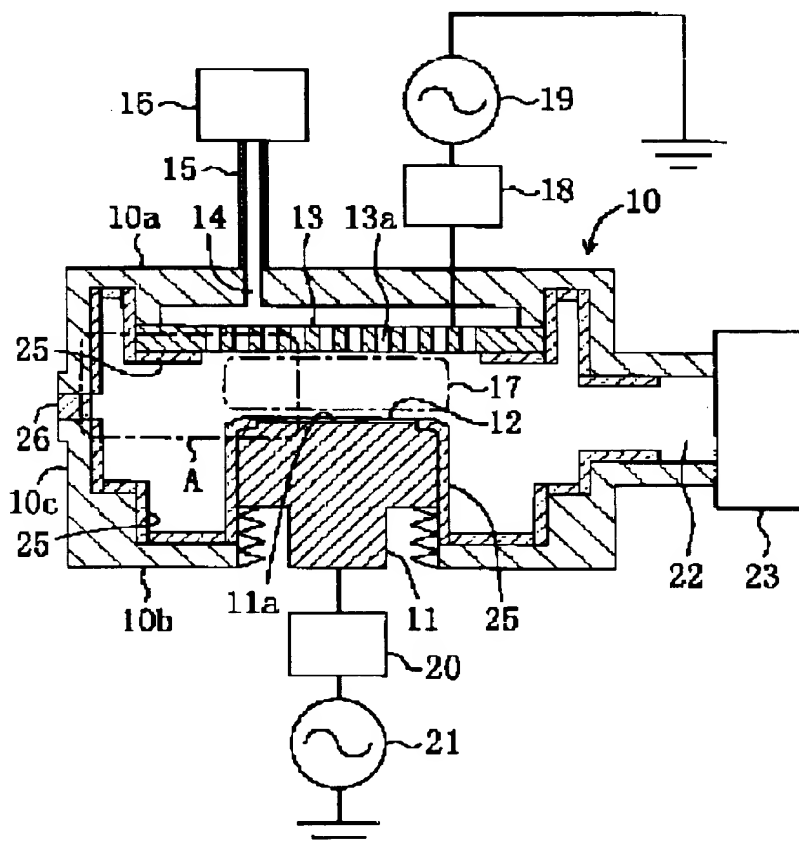
## (54) APPARATUS AND METHOD FOR PLASMA PROCESSING

## (57) Abstract:

**PROBLEM TO BE SOLVED:** To uniformize the plasma generated in a reaction chamber by covering the essential components of the reaction chamber with a protection member of quartz and reduce impurities adhering to a film to be processed on a wafer.

**SOLUTION:** A sample stage 11 provided as a lower electrode in a reaction chamber 10 has a wafer holder 11a for holding a semiconductor wafer 12. When an etching gas is supplied from a gas feed system 16, a plasma generated from an etching gas is produced in a plasma generation region 17 and etches a film to be processed, which is formed on the top surface of the semiconductor wafer 12. Main components of the reaction chamber 10 are covered with a protective member 25 made of synthetic quartz. An observation window 26 for observing the interior of the reaction chamber 10 is made of synthetic quartz.

COPYRIGHT: (C)1999,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-238722

(43) 公開日 平成11年(1999) 8月31日

(51) Int.Cl.<sup>6</sup>

H 0 1 L 21/3065

識別記号

F I

H 0 1 L 21/302

B

審査請求 未請求 請求項の数 5 O L (全 10 頁)

(21) 出願番号 特願平10-355743  
(22) 出願日 平成10年(1998)12月15日  
(31) 優先権主張番号 特願平9-348120  
(32) 優先日 平9(1997)12月17日  
(33) 優先権主張国 日本 (J P)

(71) 出願人 000005843  
松下電子工業株式会社  
大阪府高槻市幸町1番1号  
(72) 発明者 岡村 秀亮  
大阪府高槻市幸町1番1号 松下電子工業株式会社内  
(72) 発明者 今井 伸一  
大阪府高槻市幸町1番1号 松下電子工業株式会社内  
(72) 発明者 地割 信浩  
大阪府高槻市幸町1番1号 松下電子工業株式会社内  
(74) 代理人 弁理士 前田 弘 (外1名)

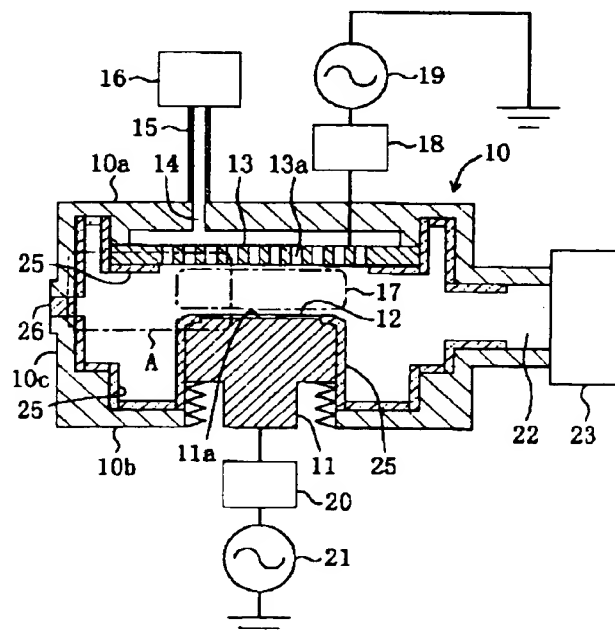
最終頁に続く

(54) 【発明の名称】 プラズマ処理装置及びプラズマ処理方法

(57) 【要約】

【課題】 反応室の主要構成部材を石英からなる保護部材により覆うことによって反応室で発生するプラズマの均一化を図ると共に、基板上の被処理膜に付着する不純物を低減できるようにする。

【解決手段】 反応室10の内部には下部電極としての試料台11が設けられ、該試料台11は半導体基板12を保持する基板保持部11aを有している。ガス供給装置16からエッチングガスを供給すると、プラズマ発生領域17においてエッチングガスからなるプラズマが発生し、発生したプラズマは半導体基板12の表面に形成されている被処理膜をエッチングする。反応室10の主要構成部材は合成石英からなる保護部材25によって覆われていると共に、反応室10の内部を観察するための観察窓26は合成石英からなる。



## 【特許請求の範囲】

【請求項1】 導入された反応性ガスからなるプラズマを発生させると共に、発生したプラズマにより基板上の被処理膜に対して処理を行なうための反応室を備えたプラズマ処理装置であって、

前記反応室の主要構成部材は、合成石英からなる保護部材により覆われていることを特徴とするプラズマ処理装置。

【請求項2】 導入された反応性ガスからなるプラズマを発生させると共に、発生したプラズマにより、試料台に載置された基板上の被処理膜に対して処理を行なうための反応室を備えたプラズマ処理装置であって、前記試料台における前記基板が載置される基板載置部の周囲には、合成石英からなるリング部材が配置されていることを特徴とするプラズマ処理装置。

【請求項3】 前記合成石英に含まれる不純物の含有率は0.1ppm未満であることを特徴とする請求項1又は2に記載のプラズマ処理装置。

【請求項4】 前記合成石英に含まれる不純物は、ナトリウム、カルシウム、カリウム、アルミニウム、鉄又はマグネシウムであることを特徴とする請求項3に記載のプラズマ処理装置。

【請求項5】 反応室内に設けられた試料台の基板載置部に、表面にシリコン酸化膜が形成されている基板を載置すると共に、前記試料台の前記基板載置部の周囲に合成石英からなるリング部材を配置する工程と、前記反応室内に反応性ガスを導入すると共に、導入された反応性ガスからなるプラズマを発生させる工程と、前記シリコン酸化膜に対して、前記プラズマを用いてエッチングを行なう工程とを備えていることを特徴とするプラズマ処理方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、プラズマ処理装置及びプラズマ処理方法に関し、詳しくは、導入された反応性ガスからなるプラズマを発生させると共に、発生したプラズマにより基板上の被処理膜に対して処理を行なうための反応室を備えたプラズマ処理装置、及び前記の反応室内でプラズマエッチングを行なうプラズマ処理方法に関する。

## 【0002】

【従来の技術】プラズマ処理方法は、例えば、基板上に形成された被処理膜に対してプラズマによりエッチングを行なって微細なパターンを形成する工程等に用いられ、半導体装置の製造工程において中心的な役割を果たしている。

【0003】ところで、プラズマ処理例えばプラズマエッチングを行なうための反応室の壁などの主要構成部材としては通常アルミニウムが用いられているが、アルミニウムは基板を構成するシリコン等に対してアクセプタ

ー（p型不純物）として働く。このため、反応室の壁などの主要構成部材がエッチングされてアルミニウムが半導体基板上に拡散する事態を防止する必要があるので、反応室の主要構成部材は、通常、プラズマによりエッチングされないように保護部材により覆われている。

【0004】保護部材としては、処理しやすいという理由から、アルミニウムの表面をアルマイト処理してアルミナ（酸化アルミニウム）化したものが一般的に用いられている。アルミナは通常エッチングされにくいので、表面がアルミナ化されたアルミニウムからなる保護部材を用いると、保護部材から発生する不純物を低減することができる。

【0005】ところで、近時、反応室の主要構成部材を覆う保護部材は、主要構成部材をプラズマから保護するという役割のほかに、エッチング特性の制御の目的のためにも積極的に利用されるようになってきた。すなわち、半導体集積回路の微細化が一層進展していること及びプラズマの高密度化に伴ってプラズマの状態がエッチング特性に与える影響が大きいこと等の理由により、プラズマの状態をできるだけ一定で且つ均一に保つことが望まれる。例えば、半導体基板上のシリコン酸化膜に対してプラズマエッチングを行なう場合、反応室の主要構成部材が、シリコン酸化膜と成分が同じである石英からなる保護部材で覆われていると、反応室のプラズマ発生領域はシリコン酸化膜（石英）により囲まれる。このため、プラズマ発生領域において発生するプラズマは、半導体基板上のシリコン酸化膜及び反応室の保護部材に対して同じ条件でエッチングを行なうことになるので、プラズマの状態は時間の経過に伴って変化しないと共に場所的に均一になる。

【0006】もっとも、反応室の主要構成部材が石英からなる保護部材により覆われていると、前述したように、シリコン酸化膜に対するエッチングの進行に伴って、石英からなる保護部材もエッチングされてしまう。ところが、保護部材を構成する石英に対するエッチングによって発生する物質は、アルミニウムと異なり、シリコン等に対してアクセプター又はドナーとして働かないので、半導体基板上に拡散しても、半導体素子の電気特性に影響を受けることはない。

【0007】以上の理由によって、一層の微細化が要求される半導体集積回路素子に対してプラズマエッチングを行なうための反応室における主要構成部材の保護部材としては石英が優れている。

【0008】また、アルミナが前述したような利点を持っていると共に、プラズマの状態がエッチング特性に与える影響は被処理膜の周縁部で特に大きく現われるという理由によって、反応室の主要構成部材を覆う保護部材としてはアルミナを用いると共に、試料台に載置されている基板の周囲には石英からなるリング部材を配置する技術が提案されている。これは、被処理膜であるシリコ

ン酸化膜と試料台における基板の周囲に配置される部材とが材質において異なると、シリコン酸化膜の周縁部と試料台との界面近傍においてプラズマが接触する対象が大きく異なるため、シリコン酸化膜の周縁部におけるプラズマの状態とシリコン酸化膜の中央部におけるプラズマの状態とが異なるので、シリコン酸化膜に対するエッチング特性がシリコン酸化膜の面内において変化する。そこで、プラズマの状態を一定に保つために、試料台に載置されている基板の周囲に石英からなるリング部材を配置するのである。

【0009】

【発明が解決しようとする課題】ところで、前述のように、反応室の主要構成部材を石英からなる保護部材によって覆ったり、試料台に載置されている基板の周囲に石英からなるリング部材を配置したりすると、プラズマの状態を一定且つ均一にすることはできるが、被処理膜に付着する不純物が半導体素子の電気特性に悪影響を及ぼす事態を防止することはできない。以下、この問題について説明する。

【0010】例えば、被処理膜に不純物が付着すると、DRAMの信頼性の評価対象の1つであるポーズタイム（メモリセル1個当たりの電荷保持時間）が減少するという問題が発生する。ポーズタイムの減少は、DRAMのメモリセルにナトリウム等の不純物が付着することによって発生するリーク電流が原因であると考えられている。

【0011】そこで、被処理膜に付着する不純物を低減するために、反応室の主要構成部材及び保護部材に対して定期的にクリーニングを行なうことにより、主要構成部材及び保護部材に堆積した反応生成物を除去して、主要構成部材又は保護部材から剥がれた反応生成物に含まれる不純物が被処理膜に付着する事態を防止する必要性が提起されている。

【0012】ところが、本件発明者らは、反応室の主要構成部材及び保護部材に対して定期的且つ入念にクリーニングを行ない、主要構成部材及び保護部材に堆積している反応生成物が少ない状態でプラズマエッチングを行なってみたが、DRAMのポーズタイムを向上させることはできないという問題に直面した。

【0013】前記に鑑み、本発明は、反応室の主要構成部材を石英からなる保護部材によって覆ったり、試料台に載置されている基板の周囲に石英からなるリング部材を配置したりすることにより、プラズマを均一化できるようにすると共に、基板上の被処理膜に付着する不純物を低減できるようにすることを目的とする。

【0014】

【課題を解決するための手段】前記の目的を達成するため、本件発明者らは、被処理膜に付着する不純物の発生原因について種々の検討を加えた結果、以下に説明するような現象を見出した。

【0015】まず、主要構成部材が石英からなる保護部材によって覆われている反応室においてプラズマエッチングを行なうことにより得られるDRAMのポーズタイムは、主要構成部材がアルミナからなる保護部材によって覆われている反応室においてプラズマエッチングを行なうことにより得られるDRAMのポーズタイムに比べて劣るという第1の現象を見出した。

【0016】次に、主要構成部材がアルミナからなる保護部材によって覆われている反応室においてプラズマエッチングを行なうことにより得られるDRAMのポーズタイムについて検討を加えた結果、試料台に載置されている基板の周囲に石英からなるリング部材を配置した場合に得られるDRAMのポーズタイムは、リング部材を配置しない場合に得られるDRAMのポーズタイムに比べて劣るという第2の現象を見出した。

【0017】そこで、石英からなる保護部材又は石英からなるリング部材が不純物の発生源になっているのではないかと考え、保護部材又はリング部材を構成する石英の材質及び石英に含まれる不純物の量について分析を行なった。その結果、保護部材又はリング部材に用いられている石英は溶融石英であること、溶融石英に含まれる不純物の量は近時のプラズマの高密度化及び半導体集積回路の微細化に影響を及ぼす程度に多いこと、並びに、合成石英に含まれる不純物の量は溶融石英に含まれる不純物の量に比べて著しく少ないこと等を見出した。

【0018】本発明は、前記の知見に基づいてなされたものであって、反応室の主要構成部材を覆う保護部材又は基板の周囲に配置されるリング部材を、従来から用いられている溶融石英に代えて合成石英を用いるものである。

【0019】具体的には、本発明に係る第1のプラズマ処理装置は、導入された反応性ガスからなるプラズマを発生させると共に、発生したプラズマにより基板上の被処理膜に対して処理を行なうための反応室を備えたプラズマ処理装置を対象とし、反応室の主要構成部材は、合成石英からなる保護部材により覆われているものである。

【0020】第1のプラズマ処理装置によると、反応室の主要構成部材が合成石英からなる保護部材により覆われているため、該反応室においてシリコン酸化膜に対してプラズマエッチングを行なう場合、プラズマはシリコン酸化膜及び保護部材に対して同じ条件でエッチングを行なうことになるので、プラズマの状態は時間的に一定であると共に場所的に均一である。この場合、反応室において発生したプラズマは保護部材に対してエッチングを行なうが、合成石英からなる保護部材は不純物の含有量が極めて少ないので、保護部材から放出される不純物の量は極めて少ない。

【0021】具体的には、本発明に係る第2のプラズマ

処理装置は、導入された反応性ガスからなるプラズマを発生させると共に、発生したプラズマにより、試料台上に載置された基板上の被処理膜に対して処理を行なうための反応室を備えたプラズマ処理装置を対象とし、試料台における基板が載置される基板載置部の周囲には、合成石英からなるリング部材が配置されているものである。

【0022】第2のプラズマ処理装置によると、試料台の基板載置部の周囲に合成石英からなるリング部材が配置されているため、シリコン酸化膜に対してプラズマエッチングを行なう場合、被処理膜であるシリコン酸化膜と被処理膜の周囲の部材とが同じ材質になり、被処理膜の周縁部におけるプラズマの状態と被処理膜の中央部におけるプラズマの状態とが同じになるので、被処理膜に対するエッチング特性は被処理膜の面内において均一になる。この場合、反応室において発生したプラズマはリング部材に対してエッチングを行なうが、合成石英からなるリング部材は不純物の含有量が極めて少ないので、リング部材から放出される不純物の量は極めて少ない。表面に付着する不純物の量は極めて少ない。

【0023】第1又は第2のプラズマ処理装置において、合成石英に含まれる不純物の含有率は0.1ppm未満であることが好ましい。

【0024】この場合、合成石英に含まれる不純物としては、ナトリウム、カルシウム、カリウム、アルミニウム、鉄又はマグネシウムが挙げられる。

【0025】具体的には、本発明に係るプラズマ処理方法は、反応室内に設けられた試料台の基板載置部に、表面にシリコン酸化膜が形成されている基板を載置すると共に、試料台の基板載置部の周囲に合成石英からなるリング部材を配置する工程と、反応室内に反応性ガスを導入すると共に、導入された反応性ガスからなるプラズマを発生させる工程と、シリコン酸化膜に対してプラズマを用いてエッチングを行なう工程とを備えている。

【0026】本発明のプラズマ処理方法によると、試料台の基板載置部の周囲に合成石英からなるリング部材が配置されているため、被処理膜であるシリコン酸化膜と被処理膜の周囲の部材とが同じ材質になるので、被処理膜に対するエッチング特性が被処理膜の面内において均一になると共に、合成石英からなるリング部材は不純物の含有量が極めて少ないので、被処理膜の表面に付着する不純物の量は極めて少ない。

【0027】

【発明の実施の形態】（第1の実施形態）以下、本発明の第1の実施形態に係るプラズマ処理装置について図1～図4を参照しながら説明する。

【0028】図1は、第1の実施形態に係るプラズマ処理装置の断面構造を示しており、図1に示すように、反応室10の内部には下部電極としての試料台11が設けられており、該試料台11は半導体基板12を保持する

基板保持部11aを有している。反応室10の内部における試料台11の基板保持部11aと対向する位置には上部電極13が設けられており、該上部電極13には多数のガス分散孔13aが形成されている。

【0029】反応室10の上底部10aにはガス導入部14が設けられており、該ガス導入部14はガス供給路15を介してガス供給装置16に連通している。これにより、ガス供給装置16から反応性ガスを供給すると、反応性ガスは、ガス供給路15を介して反応室10に導入された後、上部電極13のガス分散孔13aにより分散されてプラズマ発生領域17に導かれる。

【0030】上部電極13は第1のインピーダンス整合器18を介して第1の高周波電源19に接続されており、第1の高周波電源19から上部電極13に印加される高周波電力により、プラズマ発生領域17に導入された反応性ガスはプラズマ化される。

【0031】試料台11は第2のインピーダンス整合器20を介して第2の高周波電源21に接続されており、第2の高周波電源21から試料台11に印加される高周波電力により、プラズマ発生領域17において発生したプラズマは試料台11の基板保持部11aに保持されている半導体基板12に入射する。

【0032】反応室10の側部にはガス排出口22が設けられており、該ガス排出口22はガス排出装置23に連通している。

【0033】従って、ガス供給装置16から反応性ガスとしてのエッチングガスを供給すると、プラズマ発生領域17においてエッチングガスからなるプラズマが発生し、発生したプラズマが半導体基板12に入射するため、半導体基板12の表面に形成されている被処理膜がプラズマエッチングされる。また、余分なプラズマ及びプラズマエッチングにより発生した反応生成物はガス排出口22から外部に排出される。

【0034】第1の実施形態の特徴として、反応室10の主要構成部材である、上底部10a、下底部10b、側壁部10c、試料台11における基板保持部11a以外の部分、上部電極13の周縁部は合成石英からなる保護部材25によって覆われていると共に、反応室10の内部を観察するための観察窓26は合成石英からなる。

【0035】第1の実施形態によると、反応室10の主要構成部材が合成石英からなる保護部材25により覆われていると共に観察窓26が合成石英からなるため、保護部材25及び観察窓26がプラズマ発生領域17において発生したプラズマに曝されてエッチングされても、保護部材25及び観察窓26からは、ナトリウム、カルシウム、カリウム、アルミニウム、鉄又はマグネシウム等の不純物が殆ど放出されない。

【0036】このように、保護部材25及び観察窓26から不純物が殆ど放出されないため、半導体基板12の表面に形成されている被処理膜には不純物が殆ど付着し

ないので、半導体基板12の主面上に形成されているDRAMのポーズタイムを大きく向上させることができる。

【0037】図2は、従来のプラズマ処理装置の要部の断面構造を示しており、図1においてAで示す一点鎖線の部分と対応する。尚、図2においては、図1に示した第1の実施形態のプラズマ処理装置と同一の部材については、同一の符号を付すことにより説明を省略する。図2に示すように、従来のプラズマ処理装置の反応室の主要構成部材は熔融石英からなる保護部材1によって覆わ

れている。  
【0038】従来のプラズマ処理装置によると、熔融石英からなる保護部材1がプラズマ発生領域17において発生したプラズマに曝されると、保護部材1からは多くの不純物2が放出され、放出された不純物2は半導体基板12の表面に付着したり、他の保護部材1に再び付着したりするため、半導体基板12の主面上に形成されているDRAMのポーズタイムは低減してしまう。

【0039】図3は、保護部材に含まれる不純物の含有量と、半導体基板の表面における不純物の付着量との関係を示しており、図3から、保護部材における不純物の含有量が多い場合には基板における不純物の付着量も多くなる一方、保護部材における不純物の含有量が少ない場合には基板における不純物の付着量も少なくなることが分かる。

【0040】また、図3における右上の領域は、従来から用いられている熔融石英からなる保護部材1に含まれる不純物の含有率（横軸）及び熔融石英からなる保護部材1を用いたときの不純物の付着量（縦軸）を示すと共に、図3における左下の領域は、第1の実施形態における合成石英からなる保護部材25に含まれる不純物の含有量（横軸）及び合成石英からなる保護部材25を用いたときの不純物の付着量（縦軸）を示している。図3から明らかなように、第1の実施形態によると、半導体基板の表面における不純物の付着量を $1 \times 10^{10}$ 未満に低減することができる。

【0041】図4は、半導体基板の表面における不純物の付着量（横軸）とポーズタイム（電荷保持時間）（縦

軸）との関係を示しており、図4から、不純物の付着量が大きくなるとポーズタイムが減少すること及び不純物の付着量が $2 \times 10^{10}$ 以上になるとポーズタイムが急激に劣化することが分かる。

【0042】第1の実施形態によると、図3に基づき説明したように半導体基板の表面における不純物の付着量を $1 \times 10^{10}$ 未満に低減できるので、図4から分かるようにポーズタイムを大きく低減することができる。

【0043】以下、保護部材として、従来のように熔融石英を用いる場合及び第1の実施形態のように合成石英を用いる場合における、半導体基板の表面に付着する不純物の量の計算値及び実測値について説明する。

【0044】尚、半導体基板の表面に付着する不純物の量の計算値は次の計算式により求めた。すなわち、保護部材の密度をDとし、保護部材の体積をVとし、保護部材に含まれる不純物の含有率をCとし、アボガドロ数をNとし、不純物の分子量をMとし、半導体基板の面積をSとすると、半導体基板の表面に付着する不純物の量Aは、 $A = DVCN / (MS)$ で表わされる。

【0045】また、半導体基板の表面に付着する不純物の量の実測値は次のようにして求めた。すなわち、シリコン基板の上に全面に亘って形成されたシリコン酸化膜に対して以下のエッチング条件でドライエッチングを行った後、シリコン基板の表面をHFの蒸気で溶解し、溶解物を0.7wt%のHNO<sub>3</sub>液で回収した。次に、回収した液をフレイムレス原子吸光分析法により測定した。

【0046】（エッチング条件）

エッチングガス： $C_4F_8 / CO / Ar / O_2 = 5 \sim 20$   
/  $5 \sim 20 / 100 \sim 400 / 5 \sim 20$  (sccm)

上部電極に印加する高周波電力： $1000 \sim 2000$   
(W)

下部電極に印加する高周波電力： $500 \sim 1500$   
(W)

エッチング時間： $30 \sim 120$  (秒)

【0047】

【表1】

## 従来(熔融石英)の場合

	Na	Ca	K	Al	Fe	Mg
不純物の含有量 (ppm)	0.8~4.0	0.4~1.0	0.2~0.8	9.0~50	0.3~0.7	0.1
不純物含有量の代表値 (ppm)	1.0	1.0	0.7	10.0	0.7	0.1
不純物付着量の計算値 ( $\times 10^{10}/\text{cm}^2$ )	51.7	29.7	21.3	440	14.9	4.89
不純物付着量の実測値 ( $\times 10^{10}/\text{cm}^2$ )	24.0	13.0	3.6	7.8	2.3	1.7

【0048】[表1]は熔融石英を用いる場合を示しており、熔融石英の不純物の含有量は、ナトリウムが0.8~4.0 ppm、カルシウムが0.4~1.0 ppm、カリウムが0.2~0.8 ppm、アルミニウムが9.0~50 ppm、鉄が0.3~0.7 ppm、マグネシウムが0.1 ppmである( (株) 東京ファインガラスのカタログ、旭ガラス(株)のカタログ及び化学便覧(応用編): 日本化学会編より抜粋)。従って、熔融石英の不純物含有量の代表値として、ナトリウムは1.0 ppm、カルシウムは1.0 ppm、カリウムは0.7 ppm、アルミニウムは10.0 ppm、鉄は0.7 ppm、マグネシウムは0.1 ppmを採用した。

【0049】不純物の含有量として上記の代表値を採用したときの半導体基板上における不純物の量の計算値

は、ナトリウムが $51.7 \times 10^{10}/\text{cm}^2$ であり、カルシウムが $29.7 \times 10^{10}/\text{cm}^2$ であり、カリウムが $21.3 \times 10^{10}/\text{cm}^2$ であり、アルミニウムが $440 \times 10^{10}/\text{cm}^2$ であり、鉄が $14.9 \times 10^{10}/\text{cm}^2$ であり、マグネシウムが $4.89 \times 10^{10}/\text{cm}^2$ である。尚、不純物の量の実測値については、ナトリウムが $24.0 \times 10^{10}/\text{cm}^2$ であり、カルシウムが $13.0 \times 10^{10}/\text{cm}^2$ であり、カリウムが $3.6 \times 10^{10}/\text{cm}^2$ であり、アルミニウムが $7.8 \times 10^{10}/\text{cm}^2$ であり、鉄が $2.3 \times 10^{10}/\text{cm}^2$ であり、マグネシウムが $1.7 \times 10^{10}/\text{cm}^2$ である。

30 【0050】

【表2】

第1の実施形態（合成石英）の場合

	Na	Ca	K	Al	Fe	Mg
不純物の含有量 (ppm)	0.07未満	0.1未満	0.03未満	0.05未満	0.1未満	0.02未満
不純物含有量の代表値 (ppm)	0.02	0.02	0.02	0.03	0.02	0.02
不純物付着量の計算値 ( $\times 10^{10}/\text{cm}^2$ )	1.003	0.593	0.608	1.32	0.426	0.979
不純物付着量の実測値 ( $\times 10^{10}/\text{cm}^2$ )	0.895	0.364	0.237	0.802	0.328	0.194

【0051】[表2]は合成石英を用いる場合を示しており、合成石英の不純物の含有量は、ナトリウムが0.07ppm未満、カルシウムが0.1ppm未満、カリウムが0.03ppm未満、アルミニウムが0.05ppm未満、鉄が0.1ppm未満、マグネシウムが0.02ppm未満である（（株）東京ファインガラスのカタログ、旭ガラス（株）のカタログ及び化学便覧（応用編）：日本化学会編より抜粋）。従って、合成石英の不純物含有量の代表値として、ナトリウムは0.02ppm、カルシウムは0.02ppm、カリウムは0.02ppm、アルミニウムは0.03ppm、鉄は0.02ppm、マグネシウムは0.02ppmを採用した。

【0052】不純物の含有量として上記の代表値を採用したときの半導体基板上における不純物の量の計算値は、ナトリウムが $1.003 \times 10^{10}/\text{cm}^2$ であり、カルシウムが $0.593 \times 10^{10}/\text{cm}^2$ であり、カリウムが $0.608 \times 10^{10}/\text{cm}^2$ であり、アルミニウムが $1.32 \times 10^{10}/\text{cm}^2$ であり、鉄が $0.426 \times 10^{10}/\text{cm}^2$ であり、マグネシウムが $0.979 \times 10^{10}/\text{cm}^2$ である。

【0053】尚、不純物の量の実測値については、ナトリウムが $0.895 \times 10^{10}/\text{cm}^2$ であり、カルシウムが $0.364 \times 10^{10}/\text{cm}^2$ であり、カリウムが $0.237 \times 10^{10}/\text{cm}^2$ であり、アルミニウムが $0.802 \times 10^{10}/\text{cm}^2$ であり、鉄が $0.328 \times 10^{10}/\text{cm}^2$ であり、マグネシウムが $0.194 \times 10^{10}/\text{cm}^2$ である。

【0054】（第2の実施形態）以下、本発明の第2の実施形態に係るプラズマ処理装置について図5及び図6（a）、（b）を参照しながら説明する。

【0055】第2の実施形態に係るプラズマ処理装置

20 は、図5に示すように、試料台11における半導体基板12が載置される基板載置部11aの周囲に合成石英からなるリング部材30が配置されていることに特徴を有しており、その他の部材については第1の実施形態と同様であるから図示及び説明を省略する。尚、反応室の主要構成部材を覆う保護部材及び観察窓としては、第1の実施形態と同様、合成石英を用いてもよいし、従来と同様、熔融石英を用いてもよい。

【0056】図6（a）、（b）に示すように、合成石英からなるリング部材30は、ウエハ状の半導体基板よりも若干大きい内周面を有する段差部30aを有しており、試料台11の基板載置部11aに載置される半導体基板12の周縁部はリング部材30の段差部30aに載置される。このため、試料台11の基板保持部11aはプラズマ発生領域17（図1を参照）に対して露出しない。

【0057】このように、第2の実施形態によると、試料台11における基板載置部11aの周囲に合成石英からなるリング部材30が配置されているため、リング部材30がプラズマ発生領域17において発生したプラズマに曝されてエッチングされても、リング部材30からは、ナトリウム、カルシウム、カリウム、アルミニウム、鉄又はマグネシウム等の不純物が殆ど放出されない。

【0058】以下、第2の実施形態に係るプラズマ処理装置を用いて行なうプラズマエッチング方法について、図7（a）～（d）を参照しながら説明する。

【0059】まず、図7（a）に示すように、半導体基板31の上にBPSG膜からなるシリコン酸化膜32を堆積した後、図7（b）に示すように、シリコン酸化膜32の上にレジストパターン33を形成する。



【0060】次に、シリコン酸化膜32の上にレジストパターン33が形成された半導体基板31を第2の実施形態に係るプラズマ処理装置における試料台11の基板載置部11aに載置すると共に、半導体基板31の周囲に合成石英からなるリング部材30を配置する。

【0061】次に、図7(c)に示すように、レジストパターン33をマスクとしてシリコン酸化膜32に対してプラズマエッチングを行なって、シリコン酸化膜32にコンタクトホール32aを形成した後、図7(d)に示すように、レジストパターン33を除去する。

【0062】第2の実施形態に係るプラズマ処理装置を用いて行なうプラズマエッチング方法によると、シリコン酸化膜32に対するエッチング工程において合成石英からなるリング部材30から不純物が放出されにくいいため、シリコン酸化膜32の表面には不純物が殆ど付着しないので、半導体基板31の主面上に形成されているDRAMのポーズタイムを大きく向上させることができる。

【0063】

【発明の効果】第1のプラズマ処理装置によると、反応室の主要構成部材が合成石英からなる保護部材により覆われているため、該反応室においてシリコン酸化膜に対してプラズマエッチングを行なう場合、シリコン酸化膜及び保護部材に対して同じ条件でエッチングできるので、プラズマの状態を一定且つ均一にできると共に、プラズマが石英からなる保護部材に対してエッチングを行なったときに保護部材から放出される不純物の量ひいては基板上に付着する不純物の量を低減できるので、基板上に形成されているDRAMのポーズタイムを向上させることができる。

【0064】第2のプラズマ処理装置によると、試料台の基板載置部の周囲に合成石英からなるリング部材が配置されているため、シリコン酸化膜に対してプラズマエッチングを行なう場合、被処理膜の周縁部におけるプラズマの状態と被処理膜の中央部におけるプラズマの状態とを同じようにできるので、被処理膜に対するエッチング特性を被処理膜の面内において均一にできると共に、プラズマがリング部材に対してエッチングを行なったときにリング部材から放出される不純物の量ひいては基板上に付着する不純物の量を低減できるので、基板上に形成されているDRAMのポーズタイムを向上させることができる。

【0065】第1又は第2のプラズマ処理装置において、合成石英に含まれる不純物の含有率が0.1ppm未満であると、プラズマが保護部材又はリング部材に対してエッチングを行なった場合に、保護部材又はリング部材から不純物が殆ど放出されないため、基板上に形成されているDRAMのポーズタイムをより一層向上させることができる。

【0066】この場合、合成石英に含まれる不純物がナ

トリウム、カルシウム、カリウム、アルミニウム、鉄又はマグネシウムであると、不純物がDRAMのポーズタイムに与える悪影響を確実に排除することができる。

【0067】本発明に係るプラズマ処理方法によると、被処理膜の周縁部におけるプラズマの状態と被処理膜の中央部におけるプラズマの状態とを同じようにできるため、被処理膜に対するエッチング特性を被処理膜の面内において均一にできると共に、プラズマがリング部材に対してエッチングを行なったときにリング部材から放出される不純物の量ひいては被処理膜の付着する不純物の量を低減できるので、基板上に形成されているDRAMのポーズタイムを向上させることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係るプラズマ処理装置の断面図である。

【図2】従来のプラズマ処理装置の要部の断面図であって、図1においてAで示す一点鎖線の部分と対応する。

【図3】保護部材に含まれる不純物の含有率と基板の表面における不純物の付着量との関係を示す図である。

【図4】基板の表面における不純物の付着量とポーズタイム（電荷保持時間）との関係を示す図である。

【図5】本発明の第2の実施形態に係るプラズマ処理装置の要部の断面図である。

【図6】本発明の第2の実施形態に係るプラズマ処理装置におけるリング部材の詳細を示し、(a)は平面図であり、(b)は断面図である。

【図7】(a)～(d)は本発明の第2の実施形態に係るプラズマ処理装置を用いて行なうプラズマエッチングの各工程を示す断面図である。

【符号の説明】

- 10 反応室
- 10a 上底部
- 10b 下底部
- 10c 側壁部
- 11 試料台
- 11a 基板保持部
- 12 半導体基板
- 13 上部電極
- 13a ガス分散孔
- 14 ガス導入部
- 15 ガス供給路
- 16 ガス供給装置
- 17 プラズマ発生領域
- 18 第1のインピーダンス整合回路
- 19 第1の高周波電源
- 20 第2のインピーダンス整合回路
- 21 第2の高周波電源
- 22 ガス排出口
- 23 ガス排出装置
- 25 保護部材

30

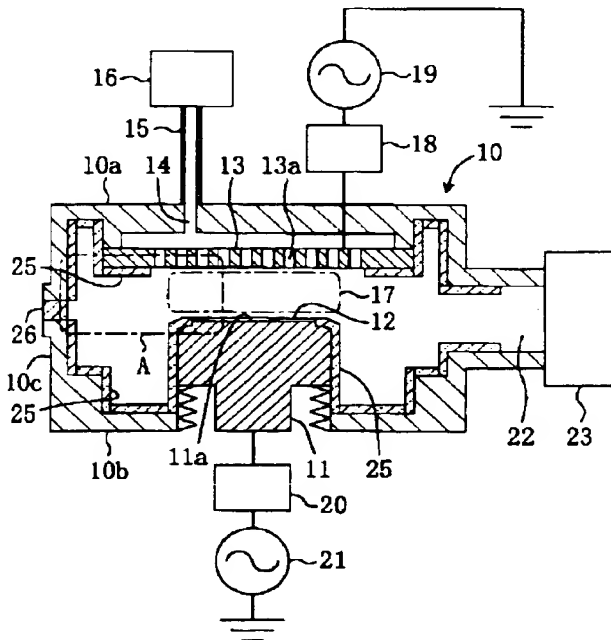
40

50

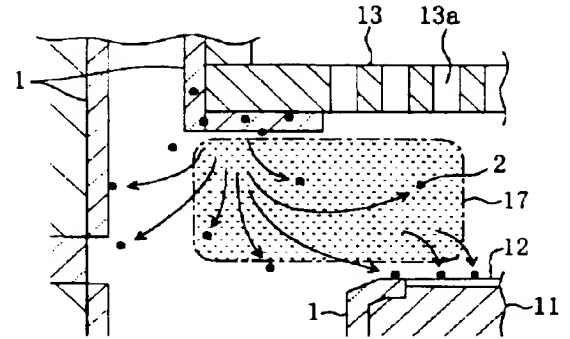
26 観察窓  
30 リング部材  
30a 段差部  
31 半導体基板

32 シリコン酸化膜  
32a コンタクトホール  
33 レジストパターン

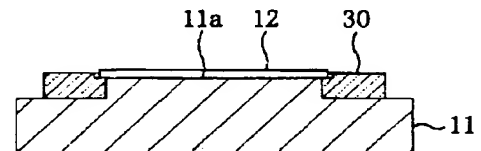
【図1】



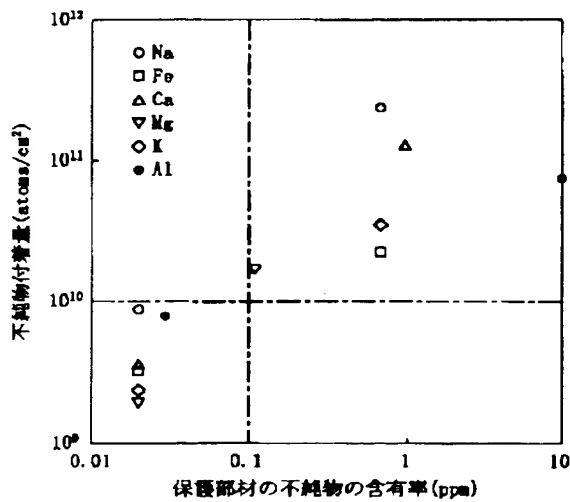
【図2】



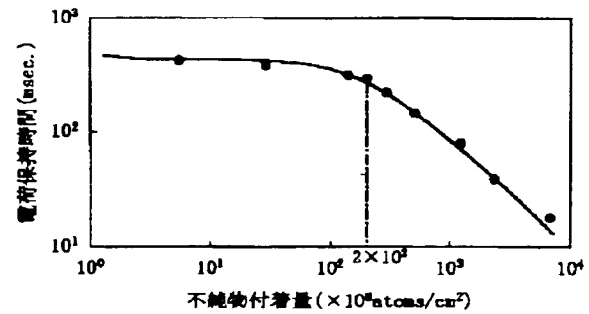
【図5】



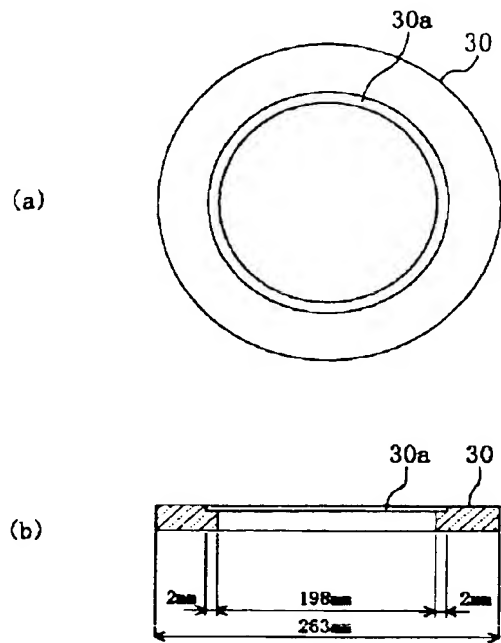
【図3】



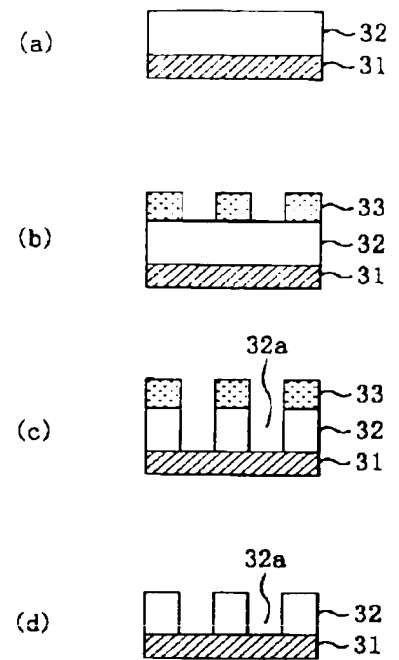
【図4】



【図6】



【図7】



フロントページの続き

(72)発明者 東森 陽子  
大阪府高槻市幸町1番1号 松下電子工業  
株式会社内